

Patent Abstracts of Japan

PUBLICATION NUMBER : 61159833
PUBLICATION DATE : 19-07-86

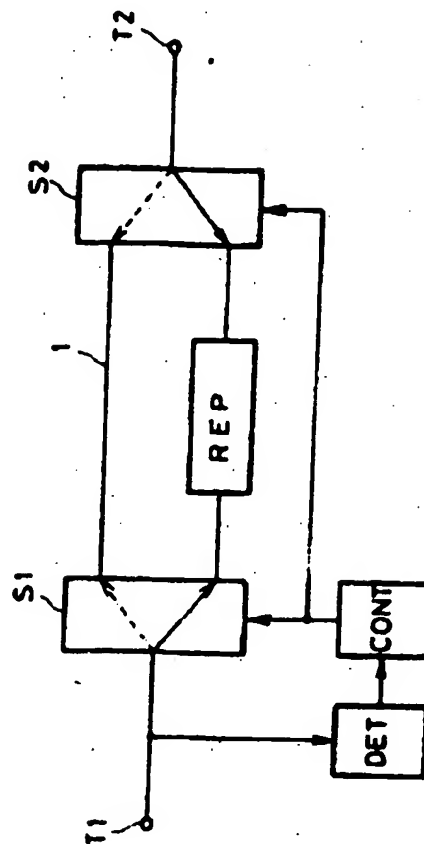
APPLICATION DATE : 14-12-84
APPLICATION NUMBER : 59264179

APPLICANT : NEC CORP;

INVENTOR : YONEHARA AKIHITO;

INT.CL. : H04B 3/46 H04B 17/02

TITLE : REPEATER BYPASS CONTROLLING CIRCUIT



ABSTRACT : PURPOSE: To execute a bypass control of a repeater by only a signal transmission line, by bypassing a signal reproducing circuit, when a test start signal has been detected, and inserting the signal reproducing circuit into the transmission line, when a test end signal has been detected.

CONSTITUTION: In case of executing a transmission line test, a test control signal detecting circuit DET detects a test signal, and a switch controlling circuit CONT switches selecting switches S1, S2 to a bypass line 1 side. As a result, an input terminal T1 and an output terminal T2 of a repeater are connected directly, and a bypass mode is formed. Accordingly, the repeater can be regarded a part of the transmission line electrically. When a testing signal is received once, a switch controlling circuit CONT holds a state of the selecting switches S1, S2. Accordingly, it is unnecessary to make a control signal flow continuously in the course of a test. In this state, when the test control signal detecting circuit DET receives a test end signal, the switch controlling circuit CONT switches the selecting switches S1, S2 to a signal reproducing circuit REP side. In this way, the repeater becomes a reproduction repeating mode again.

COPYRIGHT: (C)1986,JPO&Japio

⑫ 公開特許公報(A)

昭61-159833

⑬ Int. Cl.⁴H 04 B 3/46
17/02

識別記号

庁内整理番号

B-6538-5K
A-6538-5K

⑭ 公開 昭和61年(1986)7月19日

審査請求 未請求 発明の数 1 (全3頁)

⑮ 発明の名称 中継器バイパス制御回路

⑯ 特 願 昭59-264179

⑰ 出 願 昭59(1984)12月14日

⑱ 発 明 者 米 原 明 史 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

⑳ 代 理 人 弁理士 井出 直孝

明 細 書

1. 発明の名称

中継器バイパス制御回路

2. 特許請求の範囲

(1) 入力された信号を再生して出力する信号再生回路を含む中継器内に備えられ、

この中継器の入力回路と出力回路との間に上記信号再生回路を接続する再生中継モードと、この入力回路と出力回路との間を直接接続するバイパスモードとを切り替える選択スイッチと、

伝送線路上を伝送される試験開始信号および試験終了信号を検出する試験信号検出回路と、

上記試験信号検出回路が試験開始信号を検出したときに上記選択スイッチをバイパスモードに切り替え、上記試験信号検出回路が試験終了信号を検出したときに上記選択スイッチを再生中継モードに切り替えるスイッチ制御回路と

を備えた中継器バイパス制御回路。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は伝送線路の線路試験を行うための構成に関する。特に、1台以上の中継器を含む伝送路の線路試験を行うための構成に関する。

(従来技術)

1台以上の中継器を含む伝送線路の線路試験を行うために、中継器の信号再生回路を迂回(バイパス)させ、一対のケーブルとして試験を行う必要がある。従来は、このような試験を行うために、信号伝送用の線路とは別に制御用の線路を設け、この線路上に試験制御信号を送出して試験していた。

(発明が解決しようとする問題点)

しかし、このような中継器バイパス方法は、被試験伝送線路にバイパス保持のための信号を送出する必要がない利点があるが、信号伝送用の線路とは別に、余分な線路を設けることを必要とする欠点があった。

本発明は、以上の欠点を解決し、試験制御のた

めの線路を設けることなく、被試験伝送線路だけで中継器バイパス制御が可能であり、しかも中継器バイパスの設定を保持するための信号が不要である中継器バイパス制御回路を提供することを目的とする。

(問題点を解決するための手段)

本発明中継器バイパス制御回路は、入力された信号を再生して出力する信号再生回路を含む中継器内に備えられ、この中継器の入力回路と出力回路との間に上記信号再生回路を接続する再生中継モードと、この入力回路と出力回路との間を直接接続するバイパスモードとを切り替える選択スイッチと、伝送線路上を伝送される試験開始信号および試験終了信号を検出する試験信号検出回路と、上記試験信号検出回路が試験開始信号を検出したときに上記選択スイッチをバイパスモードに切り替え、上記試験信号検出回路が試験終了信号を検出したときに上記選択スイッチを再生中継モードに切り替えるスイッチ制御回路とを備えたことを特徴とする。

さらに入力端子T1は試験制御信号検出回路DETに接続される。試験制御信号検出回路DETはスイッチ制御回路CONTに接続される。スイッチ制御回路CONTは選択スイッチS1、S2を接続制御する。

入力端子T1から入力された信号は、常に試験制御信号検出回路DETに入力される。

通常の通信状態では、中継器は再生中継モードとなり、入力端子T1から入力された信号は、選択スイッチS1を通過し、信号再生回路REPに入力され、再生された信号が選択スイッチS2を経由して出力端子T2から伝送線路に送出される。

伝送線路試験を行う場合には、試験制御信号検出回路DETが試験開始信号を検出し、スイッチ制御回路CONTが選択スイッチS1、S2をバイパス線1側に切り替える。これにより中継器の入力端子T1と出力端子T2とが直接接続され、バイパスモードとなる。したがって、電気的に中継器を伝送線路の一部とみなすことが可能となる。スイッチ制御回路CONTは、一度試験信号を受信すると選択スイッチS1、S2の状態を保持する。したがって、試験

(作用)

本発明中継器バイパス制御回路は、被試験伝送線路に伝送される試験開始信号および試験終了信号を検出し、中継器内の接続を切り替える。これにより、試験開始信号を検出したときには信号再生回路をバイパスし、試験終了信号を検出したときには信号再生回路を伝送線路に挿入する。

(実施例)

次に本発明の実施例を図面を参照して詳細に説明する。

図は本発明実施例中継器バイパス制御回路を備えた中継器の要部ブロック構成図である。この図において、サージ保護回路等の本発明に直接関係ない部分については省略してある。

この中継器バイパス制御回路は中継器内に備えられ、中継器の入力端子T1および出力端子T2は、伝送線路に接続される。入力端子T1は、選択スイッチS1、バイパス線1または信号再生回路REPおよび選択スイッチS2を経由して出力端子T2に接続される。

中に制御信号を流し続ける必要がない。

この状態で、試験制御信号検出回路DETが試験終了信号を受信すると、スイッチ制御回路CONTが選択スイッチS1、S2を信号再生回路REP側に切り替える。これにより、中継器は再び再生中継モードになる。

また、伝送線路中に数台の中継器が接続されている場合には、下位にある中継器から順次選択スイッチが戻されるように遅延回路をスイッチ制御回路CONTに付加することにより対応できる。

(発明の効果)

以上説明したように、本発明中継器バイパス制御回路は、中継器のバイパス制御が信号伝送線路のみで可能であり、伝送線路のコストを削減することができる。また、バイパス設定のための信号を送出し続ける必要がないので、余分な信号による測定誤差等を防ぐことができる。

4. 図面の簡単な説明

図は本発明実施例中継器バイパス制御回路を備

えた中継器の要部ブロック構成図。

1…バイパス線、T1…入力端子、T2…出力端子、
S1、S2…選択スイッチ、REP…信号再生回路、DET
…試験制御信号検出回路、CONT…スイッチ制御回
路。

特許出願人 日本電気株式会社
代理人 弁理士 井出直孝

